

Sen 10/182, 155

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   5 月 2 6 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 1 4 7 1 0 7  
Application Number:

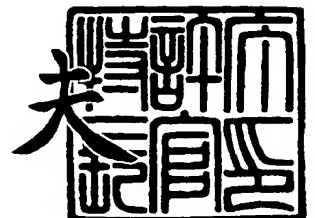
[ST. 10/C]:            [ J P 2 0 0 3 - 1 4 7 1 0 7 ]

出      願      人            富 士 電 機 ホ ー ル デ ィ ン グ ス 株 式 有 限 公 司  
Applicant(s):

2 0 0 4 年   2 月   2 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号   出証特 2 0 0 4 - 3 0 0 5 0 8 1



【書類名】 特許願

【整理番号】 03P00784

【提出日】 平成15年 5月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01F 17/00  
H01L 27/04

【発明者】

【住所又は居所】 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式  
会社内

【氏名】 江戸 雅晴

【発明者】

【住所又は居所】 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式  
会社内

【氏名】 西尾 春彦

【特許出願人】

【識別番号】 000005234

【氏名又は名称】 富士電機株式会社

【代理人】

【識別番号】 100088339

【弁理士】

【氏名又は名称】 篠部 正治

【先の出願に基づく優先権主張】

【出願番号】 特願2003- 69954

【出願日】 平成15年 3月14日

【手数料の表示】

【予納台帳番号】 013099

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715182

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 多出力超小型電力変換装置

【特許請求の範囲】

【請求項 1】 半導体集積回路の形成された半導体基板と、薄膜磁気誘導素子とコンデンサを有する多出力超小型電力変換装置であって、

磁性絶縁基板上に複数個形成された薄膜磁気誘導素子と、該薄膜磁気誘導素子を互いに磁氣的に分離する磁気分離層とを有することを特徴とする多出力超小型電力変換装置。

【請求項 2】 半導体集積回路の形成された半導体基板と、薄膜磁気誘導素子と、コンデンサとを有する多出力超小型電力変換装置であって、

磁性絶縁基板と、該磁性絶縁基板に形成されたコイル導体と、該磁性絶縁基板の周縁部に形成された複数個の接続端子からなる薄膜磁気誘導素子が複数個積層され、各薄膜磁気誘導素子が互いに隙間をもって、前記接続端子でそれぞれ固着されることを特徴とする多出力超小型電力変換装置。

【請求項 3】 前記磁性絶縁基板がフェライト基板であることを特徴とする請求項 1 または 2 に記載の多出力超小型電力変換装置。

【請求項 4】 前記薄膜磁気誘導素子が互いに非磁性材料で磁氣的に独立分離されていることを特徴とする請求項 1 に記載の多出力超小型電力変換装置。

【請求項 5】 前記非磁性材料が樹脂材料であることを特徴とする請求項 4 に記載の多出力超小型電力変換装置。

【請求項 6】 前記非磁性材料がセラミック材料であることを特徴とする請求項 4 に記載の多出力超小型電力変換装置。

【請求項 7】 前記の複数個の接続端子が、各磁性絶縁基板の同一平面位置に形成され、前記の各コイル導体の両端とそれぞれ接続する前記接続端子の平面位置が、各薄膜磁気誘導素子でそれぞれ異なり、互いに向かい合う磁性絶縁基板の少なくとも一方の磁性絶縁基板に形成された接続端子の表面高さが同一面に形成されたコイル導体の表面高さより高いことを特徴とする請求項 2 に記載の多出力超小型電力変換装置。

【請求項 8】 前記磁性絶縁基板の第 1 主面および第 2 主面に形成され、該磁

性絶縁基板に形成した貫通孔を介して電氣的に接続した接続端子を有することを特徴とする請求項 1～7 のいずれか一項に記載の多出力超小型電力変換装置。

【請求項 9】 前記接続端子と前記半導体基板が電氣的に接続されることを特徴とする請求項 8 に記載の多出力超小型電力変換装置。

【請求項 10】 前記接続端子と前記コンデンサが電氣的に接続されることを特徴とする請求項 8 または 9 に記載の多出力超小型電力変換装置。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

この発明は半導体基板上に形成した半導体集積回路（以下 IC と記す）と、コイルやコンデンサ、抵抗などの受動部品で形成される DC-DC コンバータなどで、多出力を有する超小型電力変換装置に関する。

##### 【0002】

#### 【従来の技術】

近年、電子情報機器、特に携帯型の各種電子情報機器の普及が著しい。それらの電子情報機器は、電池を電源とするものが多く、DC-DC コンバータなどの電力変換装置を内蔵している。通常その電力変換装置は、スイッチング素子、整流素子、制御 IC などの能動素子とコイル、トランス、コンデンサ、抵抗などの受動素子の各個別部品をセラミック基板やプラスチックなどのプリント基板などの上に配置したハイブリッド型のモジュールとして構成されている。

図 32 は、DC-DC コンバータの回路構成図である。図中の外枠の点線部分 50 が DC-DC コンバータの回路である。

##### 【0003】

DC-DC コンバータは入力コンデンサ  $C_i$ 、出力コンデンサ  $C_o$ 、調整用の抵抗  $R_T$ 、コンデンサ  $C_T$ 、インダクタ  $L$  および電源用 IC で構成される。直流電圧  $V_i$  を入力し、電源用 IC の MOSFET をスイッチングさせて、直流の所定の出力電圧  $V_o$  を出力する。インダクタ  $L$  と出力コンデンサ  $C_o$  は直流電圧を出力するためのフィルタ回路である。

この回路において、インダクタ  $L$  の直流抵抗が大きくなると、この部分での電

圧降下が大きくなり、出力電圧  $V_o$  が低くなる。つまり DC-DC コンバータの変換効率は小さくなる。前述した携帯用を含めた各種電子情報機器の小型化の要望に伴い、内蔵される電力変換装置の小型化の要求も強い。ハイブリッド型電源モジュールの小型化は、MCM（マルチチップモジュール）技術や、積層セラミック部品などの技術により進歩してきている。しかしながら、個別の部品を同一基板上に、並べて実装するため、電源モジュールの実装面積の縮小化が制限されている。特にインダクタやトランスなどの磁気誘導部品は、集積回路と比較すると体積が非常に大きいために電子機器の小型化を図る上で最大の制約となっている。

#### 【0004】

これら磁気誘導部品の小型化に対する今後の方向としては、チップ部品として限りなく小さくし、面実装により電源全体を小さくする方向と、シリコン基板上に薄膜で形成する方向の二つが考えられる。近年、磁気誘導部品の小型化の要求に応じて、半導体技術の適用により、半導体基板上に薄型のマイクロ磁気素子（コイル、トランス）を搭載した例も報告されている。発明者もそのような平面型の薄膜磁気誘導部品を考案した（特許文献1参照）。

これは、スイッチング素子や制御回路などの半導体部品を作り込んだ半導体基板の表面上に、薄膜コイルを磁性薄膜とフェライト基板とで挟んだ形の平面型磁気誘導部品（薄膜インダクタ）を薄膜技術により形成したものである。これにより、磁気誘導素子の薄型化とその実装面積の削減が可能となった。しかしなお、個別チップ部品が多いことや、実装面積が大きいという問題があった。

#### 【0005】

これを解決するために、発明者はすでに開示されている超小型電力変換装置を考案した（特許文献2参照）。この超小型電力変換装置に用いられている平面型磁気誘導素子は、渦巻き状（かとり線香状）のコイル導体の隙間に磁性を帯びた微粒子を帯びた微粒子を混入した樹脂を充填し、上面、下面をフェライト基板で挟み込んで形成される。

また、さらに高効率の超小型電力変換装置として、ソレノイド形状をしたコイルを用いて形成したインダクタと電源 IC を組み合わせた装置も考案し、特願 2

003-008714で示した。

【0006】

【特許文献1】

特開 2001-196542号公報

【特許文献2】

特開 2002-233140号公報

【0007】

【発明が解決しようとする課題】

しかし、発明者が提案した前記超小型電力変換装置は、サイズが小さく、薄いという特徴があるものの、磁気誘導素子およびICそれぞれ1素子で、入力1系統、出力1系統の単一出力を中心にした提案であり、複数の出力を得るためには複数の超小型電力変換装置が必要となる。

超小型の電力変換装置を必要とする携帯機器などの電子機器では、多出力系統を必要とする、つまり多出力の電圧を必要とする機器が多く、複数の超小型電力変換装置が必要となり、超小型電力変換装置が占める実装面積を増加させ、実装コストを増大させる。

【0008】

この発明の目的は、前記の課題を解決して、電圧出力が多出力であり、小型で薄型で実装面積が小さい、複数の出力系統を有する多出力超小型電力変換装置を提供することにある。

【0009】

【課題を解決するための手段】

前記の目的を達成するために、

(1) 半導体集積回路の形成された半導体基板と、薄膜磁気誘導素子とコンデンサを有する多出力超小型電力変換装置であって、磁性絶縁基板上に複数個形成された薄膜磁気誘導素子と、該薄膜磁気誘導素子を互いに磁氣的に分離する磁気分離層とを有する構成とする。

(2) 半導体集積回路の形成された半導体基板と、薄膜磁気誘導素子と、コンデンサとを有する多出力超小型電力変換装置であって、磁性絶縁基板と、該磁性絶

縁基板に形成されたコイル導体と、該磁性絶縁基板の周縁部に形成された複数個の接続端子からなる薄膜磁気誘導素子が複数個積層され、各薄膜磁気誘導素子が互いに隙間をもって、前記接続端子でそれぞれを固着する構成とする。

(3) (1)、(2)について、磁性絶縁基板がフェライト基板であるとよい。

(4) (1)について、薄膜磁気誘導素子が互いに非磁性材料で磁氣的に独立分離されているとよい。

(5) (4)について、非磁性材料が樹脂材料であるとよい。

(6) (5)について、非磁性材料がセラミック材料であるとよい。

(7) (2)について、複数個の接続端子が、各磁性絶縁基板の同一平面位置に形成され、前記の各コイル導体の両端とそれぞれ接続する前記接続端子の平面位置が、各薄膜磁気誘導素子でそれぞれ異なり、互いに向かい合う磁性絶縁基板の少なくとも一方の磁性絶縁基板に形成された接続端子の表面高さが同一面に形成されたコイル導体の表面高さより高いとよい。

(8) (1)～(7)について、磁性絶縁基板の第1主面および第2主面に形成され、該磁性絶縁基板に形成した貫通孔を介して電氣的に接続した接続端子を有する構成とする。

(9) (8)について、前記接続端子と前記半導体基板が電氣的に接続されているとよい。

(10) (8)、(9)について、前記接続端子と前記コンデンサが電氣的に接続される構成とするとよい。

## 【0010】

### 【発明の実施の形態】

#### 〔実施例1〕

図1、図2は、この発明の第1実施例の多出力超小型電力変換装置の要部構成図であり、図1は薄膜磁気誘導素子となるインダクタの上部から透視した要部平面図であり、図2(a)は図1のX-X線で切断したときの要部断面図、図2(b)は図1のY-Y線で切断したときの要部断面図である。この例ではインダクタ数は2個である。これらの図にはインダクタのコイルパターンのみでなく、電



氣的に接続するためのインダクタの実装端子となる接続端子 15 a、15 b も同時に図示してある。

#### 【0011】

図 1 において、磁性絶縁基板 11 の第 1 主面にコイル導体 12 a、13 a が形成され、第 2 主面にコイル導体 12 b、13 b が形成される。第 2 主面に形成されるコイル導体 12 b、13 b の平面形状は直線状であり、貫通孔に形成された接続導体 14 を介して第 1 主面のコイル導体 12 a、13 a に電氣的に接続される。第 1 主面のコイル導体 12 a、13 a は、第 2 主面の隣接したコイル導体 12 b、13 b と接続導体 14 を介して接続されるため、第 2 主面のコイル導体 12 b、13 b に対して相対的にわずかに斜めに形成される（図は誇張して描かれている）。コイル導体 12 a、12 b と接続導体 14 およびコイル導体 13 a、13 b と接続導体 14 はそれぞれソレノイド状のコイルとなる。

#### 【0012】

磁性絶縁基板 11 には非磁性材料で形成された磁気分離層 17 が形成されており、磁性絶縁基板 11、コイル導体 12 a、12 b および接続導体 14 で構成されるインダクタ 1（薄膜磁気誘導素子）と、磁性絶縁基板 11、コイル導体 13 a、13 b および接続導体 14 で構成されるインダクタ 2（薄膜磁気誘導素子）は、磁気分離層 17 によって磁氣的に分離される。磁氣的に分離されるとは、電源としての動作時に、それぞれのインダクタ 1、2 に電流を印加した場合、相互に誘導起電力が発生しない（相互インダクタンスが小さく、電源の動作に影響しない）ことを意味する。

#### 【0013】

図 3 は、前記第 1 実施例の多出力超小型電力変換装置の要部断面図である。前記の磁性絶縁基板 11 の片面側（上面）に電源用 IC（電源用の集積回路）を形成した半導体基板 22 を配置することで、電力変換装置の 2 つの主要素であるインダクタと電源用 IC を一体化して超小型化する。電源 IC の出力系統は 2 系統となるよう設計されており、インダクタが 2 個あることで、電力変換の出力系統は 2 系統となる。スタッドバンプ 21 を電源 IC の電極を半導体基板上に形成し、このスタッドバンプ 21 を介して半導体基板 22 と磁性絶縁基板 11 上に形成

されたの接続端子 15 a とを超音波接合する。必要に応じて、アンダーフィル 23 などで封止する。

#### 【0014】

また、図中ではコンデンサは省略している。コンデンサは外付けでも良いが、積層セラミックコンデンサアレイなどのコンデンサ素子を磁性絶縁基板 11 のもう片方の面に形成された接続端子 15 b と接続することで、さらに超小型化できる。

尚、接続端子 15 a と接続端子 15 b は接続導体 16 で電氣的に接続される。また、図 1 の平面図には図示を省略したが、それぞれのコイル導体 12 a、12 b、13 a、13 b は絶縁樹脂材料である保護膜 18 で保護されている。

図 4 から図 13 は、第 1 実施例の多出力超小型電力変換装置の製造方法であり、工程順に示した要部工程断面図である。ここでは、インダクタの製造方法を示し、工程断面図は、図 1 の Y-Y 線を切断したときの断面図と同じである。

#### 【0015】

まず、絶縁磁性基板として、厚さ  $525\mu\text{m}$  の Ni-Zn 系フェライト基板 11 を用いた。なお、磁性絶縁基板の厚さは必要なインダクタンス、コイル電流値、磁性基板の特性から決定されるものであり、今回の実施例での厚さに限ったものではない。但し、磁性絶縁基板が極端に薄い場合は磁気飽和が起りやすくなり、また、厚い場合には、電力変換装置自体の厚さが厚くなるため、電力変換装置の目的に合わせ選定する必要がある。尚、磁性絶縁基板としてフェライトを用いたが、絶縁性の磁性基板であれば構わない。今回は、容易に基板状に成型し得る材料としてフェライト基板を用いた。

#### 【0016】

まず、図 4 に示すように、フェライト基板に磁気分離層を形成するためにフェライト基板 11 を切断する。切断は、レーザ加工、サンドブラスト加工、放電加工、超音波加工、機械加工（ダイシング）などいずれの方法も適用できるが、今回はダイシングで磁性絶縁基板を半分に切断する。切断された磁性絶縁基板が分離しないように予めテープ 10 に磁性絶縁基板を固着する。ダイシングの刃の幅は  $60\mu\text{m}$  で、加工後の切り代 41 の幅は約  $70\mu\text{m}$  である。

尚、テープ10としては、加熱すると粘着性が低下する熱剥離テープや、紫外線を照射することによって粘着性が低下する紫外線照射（剥離）テープなどが用いられる。テープとしてはダイシング時に粘着性を保ち、後工程で容易に剥離できるものであれば何でもよい。ここでは紫外線照射テープを用いた。

#### 【0017】

つぎに、図5に示すように、形成した切り代に液状樹脂を充填し、熱硬化させて、非磁性材料で磁気分離層17を形成し、この磁気分離層17で2つの磁性絶縁基板を接合する。今回はスクリーン印刷法で所定の位置（切り代部）に液状樹脂を形成して、熱硬化させる工程を数回繰り返して、切り代に樹脂を充填し、フェライト基板表面と樹脂表面の段差を無くすため、表面を研磨した。

次に、図6に示すように第1主面と第2主面に形成されるコイル導体12a、13a、12b、13bおよび接続端子15a、15bを接続するための貫通孔42、43を形成する。コイル導体を接続する貫通孔が42、接続端子を接続する貫通孔が43である。貫通孔42、43の加工方法は、レーザ加工、サンドブラスト加工、放電加工、超音波加工および機械加工などいずれの方法も適用でき、加工コスト、加工寸法などで決定する必要がある。今回の実施例では、最小加工寸法幅が130  $\mu$ mと微小なこと、加工個所が多いことからサンドブラスト法を用いた。

#### 【0018】

つぎに、図7に示すように、貫通孔42、43に形成される接続導体14、16および第1主面、第2主面のコイル導体12a、12b、13a、13b、接続端子15a、15bを形成する前に、磁性絶縁基板全面にTi/Cuをスパッタ法で成膜し、めっきシード層44を形成する。このとき、貫通孔42、43もめっきシード層44が形成される。また無電解めっきなどでめっきシード層44を形成しても構わない。前記のスパッタ法にかぎらず真空蒸着法、CVD（ケミカルベイパーデポジション）法、などを用いても良い。但し、フェライト基板11との密着性を十分得られる方法が望ましい。尚、導電性材料については導電性を持つ材料であればなんでも良い。密着性を得るための密着層として今回はTiを用いたが、Cr、W、Nb、Taなども用いることができる。また、Cuが後

工程の電解めっき工程でめっきが生成されるシード層となるが、これも Ni、Au などを用いることができる。今回は、後工程での加工の容易さも考慮し、Ti/Cu の膜構成とした。

#### 【0019】

つぎに、図 8 に示すように、第 1 主面、第 2 主面に形成されるべきコイル導体 12a、12b、13a、13b、接続端子 15a、15b のためにパターンをフォトリソ 45 を用いて形成する。本実施例ではネガ型のフィルムタイプのフォトリソ 45 を用いて、これらのパターンを形成した。

つぎに、図 9 に示すように、レジストパターンの開口部へ Cu を電解めっきしコイル導体 12a、12b、13a、13b を構成する Cu パターンを形成する。このとき、貫通孔 42、43 へも Cu がめっきされ、接続導体 14、16 を構成する Cu パターンも同時に形成され、第 1 主面のコイル導体 12a、13a と第 2 主面のコイル導体 12b、13b が接続され、ソレノイド状のコイルパターンが形成される。この段階では、メッキシード層 44 がフェライト基板 11 全面に形成されている。

#### 【0020】

つぎに、図 10 に示すように、電解めっき後、フォトリソ 45 と不要な導電層 (Ti/Cu のシード層 44) を除去することで、所望のコイル導体 12a、12b、13a、13b と接続端子 15a、15b でソレノイド状コイル導体が出来上がる。

つぎに、図 11 に示すように、コイル導体 12a、12b、13a、13b 上には絶縁膜で保護膜 18 を形成する。本実施例ではフィルム型の絶縁材料を用いた。この保護膜は必ずしも形成する必要はなが、長期信頼性を考慮すると形成しておくのが望ましい。尚、保護膜の形成方法はフィルム型の材料に限定されるものではなく、液状の絶縁材料をスクリーン印刷でパターン形成し、熱硬化させても良い。

#### 【0021】

尚、コイル導体 12a、12b、13a、13b および接続端子 15a、15b 表面には必要に応じて、Ni、Au めっきなどを施し、表面処理層を形成する

。本実施例では図 9 に示した工程で、Cu を電解めっき後連続して図示しない Ni および Au を電解めっきで形成した。尚、図 10 の工程終了後に無電解めっきでこれらを形成してよい。もしくは図 11 の後に同様に無電解めっきを実施しても良い。これらの金属保護導体は後工程での IC の接続工程で安定した接続状態を得るためのものである。

つぎに、図 12 に示すように、電源 IC を形成した半導体基板 22 をフェライト基板 11 に形成した接続端子 15a に接続する。本実施例では半導体基板の図示しない電極にスタッドバンプ 21 を形成し、このスタッドバンプ 21 を接続端子 15a に超音波接合で固着する。

#### 【0022】

つぎに、図 13 に示すように、アンダーフィル材 23 で半導体基板 22 とインダクタ 1、2 を固着する。半導体基板 22 とインダクタ 1、2 の固着方法として本実施例ではスタッドバンプ 21 と超音波接合を用いたが、これに限定されるものではなく、はんだ接合、導電接着材などを用いても構わない。ただし、接続部の接続抵抗ができるだけ小さくなる方法が望ましい。

また、半導体基板 22 とインダクタ 1、2 の固定にはアンダーフィル材を用いたが、これは必要に応じて材料を選定すれば良く、エポキシ樹脂などの封止材などでも良い。これらはそれぞれの素子（IC とインダクタ）を固定させ、かつ水分などの影響によってもたらされる不具合に対して、長期信頼性を得るために用いられるものであり、電力変換装置の初期特性そのものには影響しないが、長期信頼性を考慮すると形成するのが望ましい。

#### 【0023】

前述した工程により、コンデンサ以外の部品（電源 IC とインダクタ）を実装した電力変換装置の超小型化をはかることができる。また、電力変換の出力は 2 系統であり、1 出力の超小型電力変換装置を 2 個配置するよりも、実装面積の減少が図れる。

具体的には、1 出力系統の超小型電力変換装置のサイズは幅 3.5 mm、長さ 3.5 mm であり、2 出力系統にするためには、少なくとも 3.5 mm × 7.2 mm の実装面積が必要であった。2 出力系統の超小型電力変換装置（多出力超小

型電力変換装置)とすれば、電源 IC の電極数が減少するため(出力 2 系統のうち、共用できる電極の分、電極数が減るため)、サイズを幅 3.5 mm、長さ 5.8 mm とできて、実装面積の低減を図ることができる。また、厚さは 1 出力系統の超小型電力変換装置と同じ 1 mm 程度にできる。このように実装面積を低減できることと、2 個の超小型電力変換装置を 1 個の多出力電力変換装置にできるため、組み立て工数の低減が図れることで、実装コストを半分程度とすることができる。

#### 【0024】

さらに、積層セラミックコンデンサなどを IC 実装面とは逆側のインダクタの接続端子に接合させることにより、一層の小型化を図ることができる。

#### 〔実施例 2〕

図 14 は、この発明の第 2 実施例の多出力超小型電力変換装置の製造方法を示し、同図 (a) から同図 (c) は工程順に示した要部工程断面図である。ここではフェライト基板の製作方法を示す。

第 1 実施例では磁気分離層 17 の材料として樹脂を用いていたが、本実施例では、セラミックス材料を用いる。前記のように樹脂を用いる場合は、焼結したフェライト基板 11 に後工程でフェライト基板 11 に切り代 41 を形成し、その切り代 41 を樹脂で埋める方法を取ったが、本実施例では、フェライトとセラミックスとを同時に焼結して形成する。

#### 【0025】

まず、同図 (a) に示すように、フェライトの焼結前のグリーンシート 51 を形成する。

つぎに、同図 (b) に示すように、グリーンシート 51 にパンチング法で切り代 52 および貫通孔 53、54 を形成する。

つぎに、同図 (c) に示すように、アルミナセラミックスの焼結前のセラミックスペースト 55 を印刷法で切り欠き 52 内に形成する。この状態で、フェライトとセラミックスを同時に 1200℃ で焼結する。このとき、フェライトとセラミックスの焼結温度、焼結による収縮率、熱膨張係数を調整して合わせることで、焼結後に発生するクラックを防止でき、貫通孔の位置精度についても調整する

ことができる。

#### 【0026】

尚、今回の実施例では、セラミックス材料として、アルミナを用いたが、フェライトとの熱膨張率、収縮率、熱膨張係数を調整できれば何でも良く、チタン酸バリウム、酸化マグネシウム、酸化亜鉛、PZT（チタンサンジルコン酸鉛）なども適用可能である。

フェライト基板形成後のコイル作成工程は、図7から図13の工程と同様である。本方法を適用した場合、第1実施例と比較すると、耐熱性に優れ、プレッシャークッカーテスト、THB（高温、多湿、電圧印加試験）などの長期信頼性試験に優れ、かつ、材料の熱膨張率を調整するため、ヒートサイクル試験、ヒートショック試験などの信頼性についても優位性がある。もちろん実施例1での効果は同様に得られる。

#### 【0027】

本実施例では2個のインダクタ1、2を集積したが、出力系統に応じて、さらに集積するインダクタの個数を増やす場合もある。一例として、図15に示すような、インダクタを4個集積するなどがある。これらは本装置を用いる携帯機器に必要な出力系統と実装コスト、本装置のコストなどを比較して設計すれば良いことは勿論である。

また、コイルパターンについてはソレノイド形状のパターンを適用したが、渦巻き型やトロイダル型のインダクタについても磁気的な分離層を形成することで、前記と同様に多出力超小型電力変換装置を製作することができる。

#### 〔実施例3〕

図16は、この発明の第3実施例の多出力超小型電力変換装置の要部構成図で、同図(a)は第1インダクタの要部平面図、同図(b)は第2インダクタの要部平面図である。これらの図は薄膜磁気誘導素子となるインダクタの上部から透視した要部平面図である。

#### 【0028】

第1磁性絶縁基板（以下、第1基板61aと称す）に第1コイル導体62a、62bと第1接続端子65a、65bを形成してなる第1インダクタ60aの平

面図と、第2磁性絶縁基板（以下、第2基板61bと称す）に第2コイル導体63a、63bと第2接続端子66a、66bを形成してなる第2インダクタ60bの平面図を別々に記してある。尚、62a、63a、65a、66aは第1主面、62b、63b、65b、66bは第2主面に形成したコイル導体と接続端子である。

第1コイル導体62bと接続する第1接続端子65bと、第2コイル導体63bと接続する第2接続端子66bの平面位置をずらすことで、それぞれのインダクタを独立して動作させることができ、2つの出力を得ることができる。また、第1コイル導体62aと接続する第1接続端子65aと第2コイル導体63aと接続する第2接続端子66aの平面位置はずらしてもよいし、同一として共通端子としてもよい。図16はずらした場合の例を示してある。第1基板61aと第2基板61bとを隙間を開け、同位置にある第1、第2接続端子65b、66aで固着して積層する。第2接続端子66aの表面高さを第2コイル導体63aの表面高さより高くする。出力系統数を増やす場合にはインダクタの数を増やして積層する。

#### 【0029】

第1インダクタ60aのコイルは第1主面に形成される第1コイル導体62aと第2主面に形成される第1コイル導体62bとこれらのコイル導体を接続する第1接続導体64aから構成される。

また、第2インダクタ61aのコイルは第1主面に形成される第2コイル導体63aと第2主面に形成される第2コイル導体63bとこれらのコイル導体を接続する第2接続導体64bから構成される。

図17は、図16の第1インダクタと第2インダクタを積層した要部断面図であり、同図(a)は図16(a)、(b)のX-X線で切断したときの要部断面図、同図(b)は図16(a)、(b)のY-Y線で切断したときの要部断面図である。

#### 【0030】

これらの図にはインダクタのコイルパターンのみでなく、電氣的に接続するための第1接続端子65a、65bおよび第2接続端子66a、66bも同時に図



示してある。

第1基板61aに形成され第1コイル導体62a、62bは、図16に示すように、第2主面に形成される第1コイル導体62bの平面形状は直線状であり、接続導体64aを介して第1主面の第1コイル導体62aに電氣的に接続される。第1主面の第1コイル導体62aは第2主面の隣接した第1コイル導体62bと接続するため、第2主面の第1コイル導体62bと相対的にわずかに斜めに形成される。全体としての第1コイル導体62a、62bと接続導体64aで構成されるコイル形状はソレノイド形状となる。

### 【0031】

第2基板61bの第2コイル導体63a、63bも第1基板61aに形成された第1コイル導体62a、62bと同様であり、第1主面および第2主面の第2コイル導体の63a、63bが接続導体64bを介して電氣的に接続される。

これらの第1、第2インダクタ60a、60bは磁性基板を磁気コアとした構成であるが、それぞれ、磁氣的に分離するために、第1基板61aと第2基板61bが接触しないように隙間を開けた構成としている。この隙間により、2つのインダクタ60a、60bは磁氣的に分離される。磁氣的に分離されるとは、電源としての動作時に、それぞれのインダクタ60a、60bに電流を印加した場合、相互に誘導起電力が発生しない（相互インダクタンスが小さく、電源の動作に影響しない）ことを意味する。

### 【0032】

これらのインダクタ60a、60bを第1基板61aの第1接続端子65bと第2基板61bの第2接続端子66aとを接合し、2層構造のインダクタとする。第1、第2接続端子65b、66aの接合方法は、はんだ接合、超音波接合、導電ペースト、熱圧着、異方性導電材料などの方法が適用できる。接合面となる第1、第2接続端子の表面の材質は、それぞれ接合方法に適した材質とする。例えば、はんだ接合の場合はCu、Sn、はんだなどとし、超音波接合や熱圧着の場合はAuなどとする。

第1基板61aおよび第2基板61bの空隙にはなにも充填しなくても電磁氣的特性に影響はないが、機械的な強度、長期信頼性などを考慮すると樹脂などを

充填して接着した方が望ましい。

〔実施例 4〕

図 18 は、この発明の第 4 実施例の多出力超小型電力変換装置の要部断面図である。これは図 16 のインダクタ 60 a、60 b を用い製作した多出力超小型電力変換装置である。

【0033】

前記の第 1 基板 61 a の表面側（第 1 主面側）に電源 IC などの半導体基板 72（電源用の集積回路）を配置することで、インダクタと電源 IC の電力変換装置の 2 つの主要素を超小型で形成する。電源 IC の出力系統は 2 系統となるよう設計されており、第 1 インダクタ 60 a、第 2 インダクタ 60 b の 2 個があることで、電力変換の出力系統を 2 系統とすることができる。電源 IC が形成された半導体基板 72 とインダクタ 60 a、60 b とは、図 18 ではスタッドバンプ 71 を半導体基板 72 に形成し、第 1 基板 61 a に形成された第 1 接続端子 65 a と超音波接合する。必要に応じて、アンダーフィル 73 など封止する。

【0034】

図 16 の第 1 インダクタ 60 a の第 1 接続端子 65 a の A 部と B 部、第 2 インダクタ 61 b の第 2 接続端子 66 a の C 部と D 部と接続する第 1 インダクタ 60 a の第 1 接続端子 65 a の E 部と F 部が、半導体基板 71 に形成された電源 IC からこれらの第 1、第 2 インダクタ 60 a、60 b に電流を流すスタッドバンプ 71 と接続する。勿論、半導体基板 71 に形成されたその他のスタッドバンプ 71 は、第 1 インダクタ 60 a のその他の第 1 接続端子 65 a とそれぞれ接続する。

また、図中ではコンデンサは省略している。コンデンサは外付けでも良いが、積層セラミックコンデンサアレイなどのコンデンサ素子を第 2 インダクタの裏面に配置することで、さらに超小型の電力変換装置が形成される。これらのコンデンサは第 2 基板 61 b 上の裏面に形成された第 2 接続端子 66 b を介して電氣的に接続される。なお、図 16 の平面図では図示しないが、それぞれのコイル導体 62 a、62 b、63 a、63 b は絶縁樹脂材料である保護膜 68（図 26）で保護されている。

**【0035】**

図19～図29は、図18の多出力超小型電力変換装置の製造方法であり、それぞれ工程順に示した製造工程断面図である。各製造工程断面図は図16のY-Y線を切断したときの断面図に相当する。

第1インダクタ60aと第2インダクタ60bの製作方法はほぼ同一であり、それぞれ別々に製作した後で接合する。図19～図29では、第2インダクタ60bの製作方法を例に説明する。

まず、第2基板61aとして、厚さ525 $\mu$ mのNi-Zn系フェライト基板を用いた。なお、基板の厚さは必要なインダクタンス、コイル電流値、磁性基板の特性から決定されるものであり、今回の実施例での厚さに限ったものではない。ただし、基板が極端に薄い場合は磁気飽和が起こりやすくなり、また、厚い場合には、電力変換装置自体の厚さが厚くなるため、電力変換装置の目的に合わせ選定する必要がある。なお、絶縁基板としてフェライトを用いたが、絶縁性の磁性基板であればどの材料でも良い。今回は、容易に基板状に成型し得る材料としてフェライト基板を用いた。

**【0036】**

まず、図19のように第2基板61bの第1主面と第2主面の第2コイル導体63a、63bおよび第2接続端子66a、66bを接続導体64b、67bで接続するための貫通孔92、93を形成する。これらの貫通孔92、93の加工方法は、レーザ加工、サンドブラスト加工、放電加工、超音波加工、機械加工などいずれの方法も適用でき、加工コスト、加工寸法などで決定する必要がある。今回の実施例では、貫通孔92、93の最小加工寸法幅（孔の直径）が130 $\mu$ mと微小なこと、加工個所が多いことからサンドブラスト法を用いた。尚、基板61bの大きさは、インダクタ1個分を製作する箇所の大きさで示したが、実際は点線で示すように多数のインダクタが製作できる大きさであり、最後の工程で切断して1個ずつのインダクタにする。

**【0037】**

つぎに、貫通孔部の接続導体64b、67bおよび第1主面、第2主面の第2コイル導体63a、63b、接続端子66a、66bを形成する。

まず、基板全面に導電性を付与するために、Ti/Cuをスパッタ法で成膜し、めっきシード層94を形成する(図20)。このとき、貫通孔へも導電性は付与されるが、必要であれば、無電解めっきなどを施しても良い。また、スパッタ法に限らず真空蒸着法、CVD(ケミカルベーパーデポジション)法、などを用いても良い。無電解めっきのみで形成する方法でも良い。ただし、基板との密着性を十分得られる方法が望ましい。なお、導電性材料については導電性を持つ材料であればなんでも良い。密着性を得るための密着層として今回はTiを用いたが、Cr、W、NbおよびTaなども用いることができる。また、Cuが後工程の電界めっき工程でめっきが生成されるシード層となるが、これもNi、Auなどを用いることができる。今回は、後工程での加工の容易さも考慮し、Ti/Cuの膜構成とした。

#### 【0038】

つぎに、第1主面、第2主面に形成されるべき第2コイル導体63a、63bおよび第1接続端子66a、66bを形成するためのレジスト95を被覆し、フォトリソグラフィでレジストパターンを形成する(図21)。本実施例ではネガ型のフィルムタイプのレジストを用いて、これらのパターンの形成した。なお、レジスト95の厚さは40 $\mu$ mである。

つぎに、レジストパターンの開口部へ電解めっきでCuを形成させる(図22)。このとき、貫通孔91、93へもCuがめっきされ、接続導体64b、67bも同時に形成され、第1主面と第2主面の第2コイル導体63a、63bが接続され、ソレノイド状のコイルが形成される。また、第2接続端子66a、66bのパターンも同時に形成される。Cuめっきの厚さは35 $\mu$ mである。

#### 【0039】

つぎに、第1基板61aと第2基板61bを接続する際、第1、第2コイル導体62b、63aが接触しないように、第2接続端子66aのみの厚さを厚くするために、図23に示すように再度レジスト96を被覆し、フォトリソグラフィでレジストパターンを形成し、図24のように、電解めっきで66a部分を最初に形成した金属膜66cの上へ再度金属膜66dを形成してかさ上げする。かさ上げが必要ない第2主面(裏面)はパターンのないレジスト96で保護する。な

お、この図 23、図 24 の工程は第 1 インダクタ 60 a では不要である（勿論、かさ上げしても構わない）。かさ上げの厚さ（金属膜 66 d の厚さ）は  $5\ \mu\text{m}$  である。このかさ上げで第 2 接続導体 66 a の表面高さがコイル導体 63 a の表面高さより高くなり、第 1 インダクタ 60 a と第 2 インダクタ 60 b が磁氣的に分離される。

#### 【0040】

電解めっき後、不要なレジスト、導電層を除去することで、所望の第 2 コイル導体 63 a、63 b と第 2 接続端子 66 a、66 b が形成される（図 25）。

つぎに、第 2 コイル導体 63 a、63 b 上には絶縁膜 68 を形成する（図 26）。本実施例ではフィルム型の絶縁材料を用いた。絶縁膜は保護膜としての機能を果たし、不要であれば形成する必要はない。但し、長期信頼性を考慮すると形成しておくのが望ましい。なお、絶縁膜形成方法はフィルム型の材料に限定されるものではなく、液状の絶縁材料をスクリーン印刷でパターン形成し、熱硬化させても良い。

#### 【0041】

なお、第 2 コイル導体 63 a、63 b および第 2 接続端子 66 a、66 b の表面には必要に応じて、Ni、Au めっきなどを施し、表面処理層を形成する。本実施例では図 22 に示した工程で、Cu を電解めっき後連続して Ni および Au を電解めっきで形成した。図 24 の第 2 接続端子 66 a のかさ上げ工程では、Au の電解めっきを用いた。工程としては図 25 の終了後に無電解めっきでこれらを形成してよい。もしくは図 26 後に同様に無電解めっきを実施しても良い。これらの金属保護導体は後工程での IC の接続工程で安定した接続状態を得るためのものである。

#### 【0042】

上記の第 2 インダクタ 60 b のものと同様の工程で第 1 インダクタ 60 a を形成したあと、図 27 で示したように、それぞれの第 1 インダクタ 60 a、第 2 インダクタ 60 b を接続端子 65 b と接続端子 66 a で固着する。このとき、接続端子 66 a がかさ上げされているため、第 1 基板 61 a と第 2 基板 61 b には隙間ができて磁氣的に分離される。また第 1 コイル導体 62 b と第 2 コイル導体 6

3 a は接触しない。

固着方法には熱圧着接合を用いた。固着方法としては、熱圧着の他に、はんだ接合、導電ペースト接合、超音波接合、異方性導電材料などの方法が適用でき、後工程の温度などを考慮して選定すれば良い。必要があれば、両者の基板間に樹脂材料を封入する。封入方法は、先に樹脂を塗布しておく方法と後から封入する方法があるが、基板同士で接合する場合は、さきに塗布しておくほうが良い。

#### 【0043】

つぎに、図28に示したように、電源IC22を形成した半導体基板72を第1基板61aに形成した第1接続端子65aに接続する。本実施例では電源ICを形成した半導体基板72にスタッドバンプ71を形成し、このスタッドバンプ71と第1接続端子65aを超音波接続で固着する。その後、図29に示すようにアンダーフィル73で半導体基板72を第1インダクタ60aに固定した後、切断線81で切断して完成する。固着方法として本実施例ではスタッドバンプと超音波接合を用いたが、これに限定されるものではなく、はんだ接合、導電接着材などを用いても問題はない。ただし、接続部の接続抵抗ができるだけ小さくなる手法が望ましい。尚、切断線82で切断して接続端子65a、65b、66a、66bおよび接続導体67a、67bが側面に露出しないようにしても構わない。

#### 【0044】

また、半導体基板72と第1インダクタ60aの固定にはアンダーフィル73を用いたが、これは必要に応じて材料を選定すれば良く、エポキシ樹脂などの封止材などでも良い。これらはそれぞれの素子を固定させ、かつ水分などの影響によってもたらされる不具合に対して、長期信頼性を得るために用いられるものであり、電力変換装置の初期特性そのものには影響しないが、長期信頼性を考慮すると形成するのが望ましい。

前述した工程により、コンデンサ以外の部品（電源ICとインダクタ）を実装した電力変換装置の超小型化をはかることができる。また、電力変換の出力は2系統であり、従来の1出力の電力変換装置を2個配置するよりも、実装面積の減少が図れる。

## 【 0 0 4 5 】

具体的には、1出力の従来品では1装置のサイズは幅3.5mm×長さ3.5mmであるため、2出力にするためには、少なくともサイズは幅3.5mm×長さ7.0mmの領域が必要である。また、インダクタの総厚が0.6mm程度であり、電源ICが形成される半導体基板72が0.3mm程度であり、合計0.9mm程度である。実装面積は、実装の能力を考慮すると長さ方向には7.2mm程度の領域は必要である（厚さは0.9mm程度）。

一方、本構造では、実装面積は同一の幅3.5mm×長さ3.5mmで、厚さはインダクタのみの分が厚くなり1.5mm程度である。つまり実装面積としては半分以下とすることができ、電力変換装置の体積としても、約8割に低減できる。同時に、実装コストについても半分となることは明白である。

## 【 0 0 4 6 】

さらに積層セラミックコンデンサなどをインダクタのIC実装面とは逆側に接合させることにより、超小型の電力変換装置が形成される。

前記の例では、第1基板および第2基板に製作する第1、第2インダクタ60a、60bの大きさ、厚さを変化させずに製作した例について述べた。

実使用時には、厚さ方向に制限がある場合が多いため、厚さの増加を最小限に減らす必要がある。この例では、全体厚さを薄くするために、基板には厚さ0.3mm程度のフェライト基板を用いた。

また、別の具体例として、第1、第2インダクタ60a、60bのサイズはそれぞれ幅4mm×長さ4mmとし、サイズの増加分だけコイルターン数を増加させ、前記の例での11ターンから14ターンとしたものを製作する。この場合は、前記の例では、ひとつのインダクタのインダクタンス値は2.0 $\mu$ Hであるが、コイル厚さ（インダクタ厚さ）が薄くなる分、サイズ、ターン数を増加させることにより、インダクタンスを同等の2.0 $\mu$ Hにすることができる。なお、コイル形成後のインダクタ厚さはそれぞれ0.4mm程度である。このインダクタを用いて、超小型電力変換装置を形成し、サイズ4mm×4mmであり、半導体基板72も含めた厚さは1.1mm程度と薄型にできる。従来例と比べて、実装面積で約57%、体積で約80%となる。インダクタのサイズと厚さは、許容で

きる範囲で小さく設計することで、最適化をはかることができる。

#### 【0047】

前記のインダクタのコイル導体の形状はソレノイド形状であるが、図30のようにトロイダル形状としても構わない。トロイダル形状のコイルはコイルが発生する磁束は磁性基板内を通る閉磁路構造であり、第4実施例と同様にインダクタを積層することで多出力超小型電力変換装置が得られる。

また、図31のように渦巻き形状とした場合は、磁束が外側へ漏れてしまう、開磁路構造であるため、インダクタ同士の磁気的分離を考慮する必要がある。例えば、インダクタ同士の距離を大きく離して積層することで、第4実施例と同様に多出力超小型電力変換装置を得ることができる。

#### 【0048】

##### 【発明の効果】

この発明によれば、磁性絶縁基板に磁気分離層を形成して複数のインダクタを集積する、もしくはインダクタが形成された複数の磁性基板を各インダクタ間に隙間ができるよう積層することで、多出力の超小型電力変換装置を形成することができる。これにより、出力に応じて複数必要であった超小型電力変換装置を一つに集積することで、実装面積の減少が図れ、実装コストの低減を図ることができる。

##### 【図面の簡単な説明】

##### 【図1】

この発明の第1実施例の多出力超小型電力変換装置のインダクタの要部平面図

##### 【図2】

図1のインダクタの要部断面図で、(a)は図1のX-X線で切断したときの断面図、(b)は図1のY-Y線で切断したときの断面図

##### 【図3】

第1実施例の多出力超小型電力変換装置の要部断面図

##### 【図4】

第1実施例の多出力超小型電力変換装置の要部工程断面図

##### 【図5】



図 4 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 6】

図 5 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 7】

図 6 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 8】

図 7 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 9】

図 8 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 10】

図 9 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 11】

図 10 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 12】

図 11 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 13】

図 12 に続く、第 1 実施例の多出力超小型電力変換装置の要部工程断面図

【図 14】

この発明の第 2 実施例の多出力超小型電力変換装置のフェライト基板の製造方法を示し、(a) から (c) は工程順に示した要部工程断面図

【図 15】

インダクタを 4 個、磁性絶縁基板に集積した平面図

【図 16】

この発明の第 3 実施例の多出力超小型電力変換装置の要部構成図で、(a) は第 1 インダクタの要部平面図、(b) は第 2 インダクタの要部平面図

【図 17】

図 16 の第 1 インダクタと第 2 インダクタを積層した要部断面図であり、(a) は図 16 (a)、(b) の X-X 線で切断したときの要部断面図、(b) は図 16 (a)、(b) の Y-Y 線で切断したときの要部断面図

**【図 1 8】**

この発明の第 4 実施例の多出力超小型電力変換装置の要部断面図

**【図 1 9】**

図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 0】**

図 1 9 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 1】**

図 2 0 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 2】**

図 2 1 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 3】**

図 2 2 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 4】**

図 2 3 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 5】**

図 2 4 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 6】**

図 2 5 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 7】**

図 2 6 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 8】**

図 2 7 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 2 9】**

図 2 8 に続く、図 1 8 の多出力超小型電力変換装置の製造工程断面図

**【図 3 0】**

トロイダル状のコイルの図

**【図 3 1】**

渦巻き状のコイルの図

**【図 3 2】**

## D C - D C コンバータの回路構成図

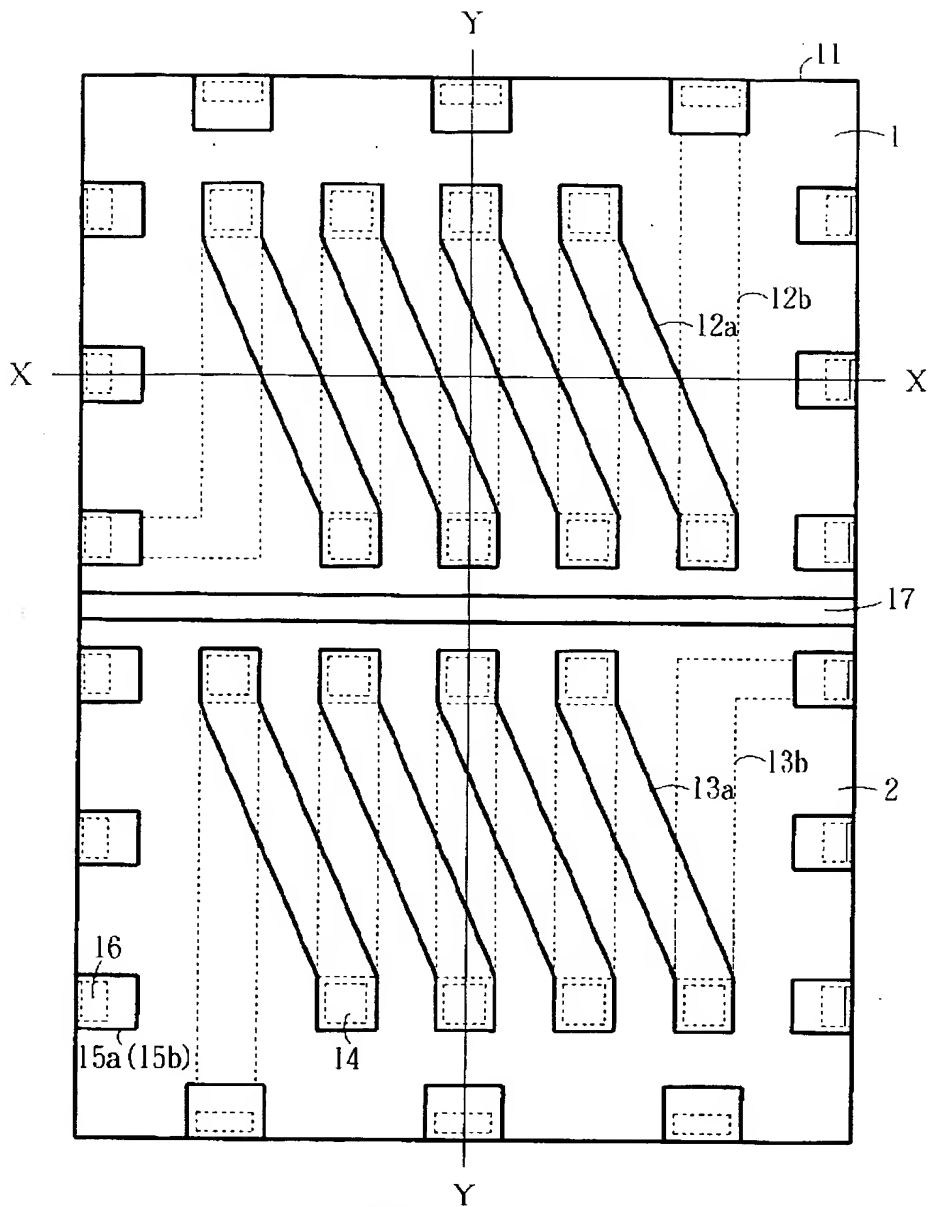
## 【符号の説明】

- 1、2 インダクタ
- 1 0 テープ
- 1 1 磁性絶縁基板／フェライト基板
- 1 2 a、1 3 a コイル導体（第 1 主面）
- 1 2 b、1 3 b コイル導体（第 2 主面）
- 1 4、1 6 接続導体
- 1 5 a 接続端子（第 1 主面）
- 1 5 b 接続端子（第 2 主面）
- 1 7 磁気分離層
- 1 8 保護膜（絶縁膜）
- 2 1 スタッドバンプ
- 2 2 半導体基板
- 2 3 アンダーフィル
- 4 2、4 3、5 3、5 4 貫通孔
- 4 4 めっきシート層
- 4 5 フォトレジスト
- 5 1 フェライトグリーンシート
- 5 5 セラミックスペースト
- 6 0 a 第 1 インダクタ
- 6 0 b 第 2 インダクタ
- 6 1 a 第 1 基板
- 6 1 b 第 2 基板
- 6 2 a 第 1 コイル導体（第 1 基板の第 1 主面）
- 6 2 b 第 1 コイル導体（第 1 基板の第 2 主面）
- 6 3 a 第 2 コイル導体（第 2 基板の第 1 主面）
- 6 3 b 第 2 コイル導体（第 2 基板の第 2 主面）
- 6 4 a、6 4 b 接続導体（第 1 基板）

- 6 5 a 第 1 接続端子 (第 1 基板の第 1 主面)
- 6 5 b 第 1 接続端子 (第 1 基板の第 2 主面)
- 6 6 a 第 2 接続端子 (第 2 基板の第 1 主面)
- 6 6 b 第 2 接続端子 (第 2 基板の第 2 主面)
- 6 7 a、6 7 b 接続導体 (第 2 基板)
- 7 1 スタッドバンプ
- 7 2 半導体基板
- 7 3 アンダーフィル
- 9 2、9 3 貫通孔
- 9 4 めっきシート層
- 9 5、9 6 レジスト
- 6 6 c、6 6 d 金属膜
- 8 1、8 2 切断線

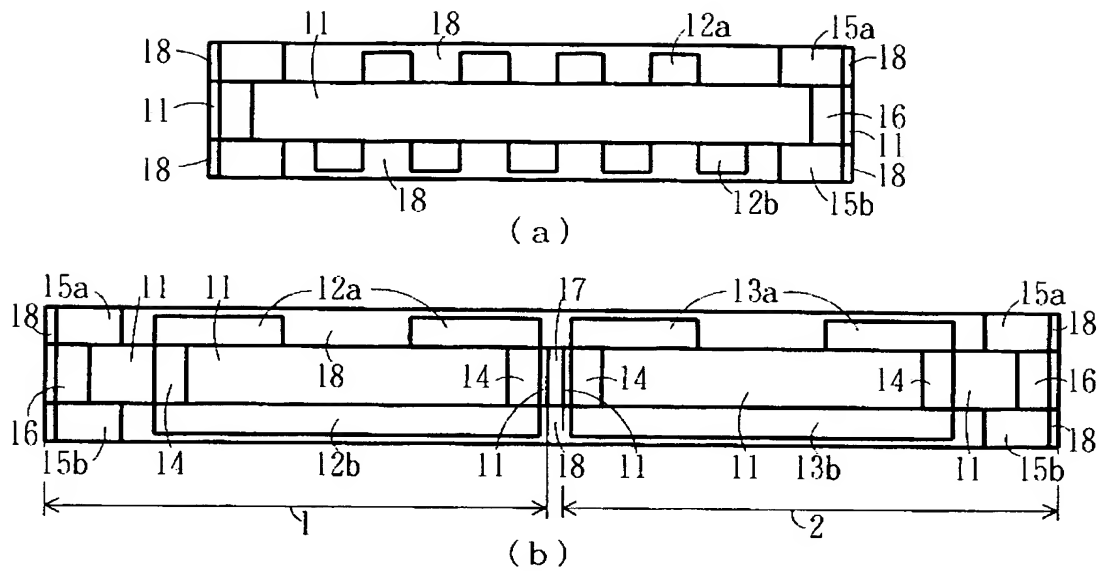
【書類名】 図面

【図 1】

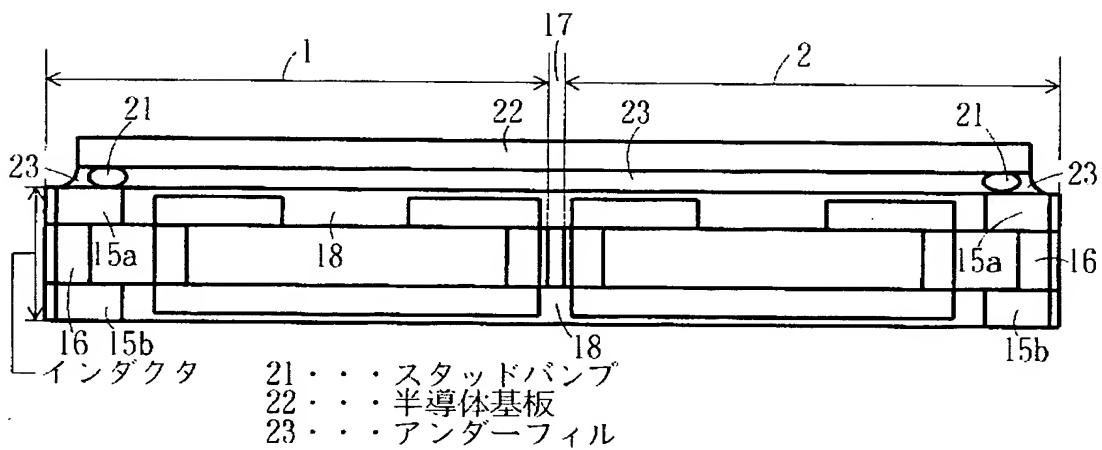


- 1 . . . インダクタ
- 2 . . . インダクタ
- 11 . . . 磁性絶縁基板／フェライト基板
- 12a . . . コイル導体 (第1主面)
- 12b . . . コイル導体 (第2主面)
- 13a . . . コイル導体 (第1主面)
- 13b . . . コイル導体 (第2主面)
- 14 . . . 接続導体
- 15a . . . 接続端子 (第1主面)
- 15b . . . 接続端子 (第2主面)
- 16 . . . 接続導体
- 17 . . . 磁気分離層

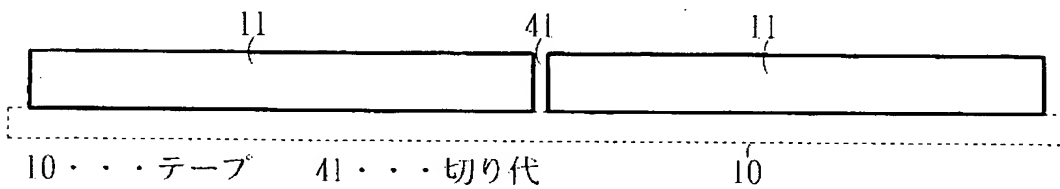
【図 2】



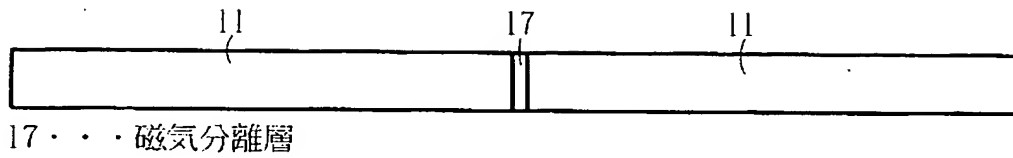
【図 3】



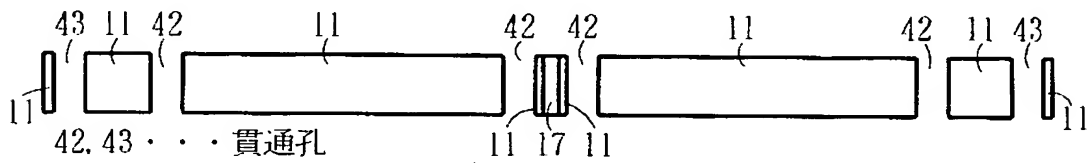
【図 4】



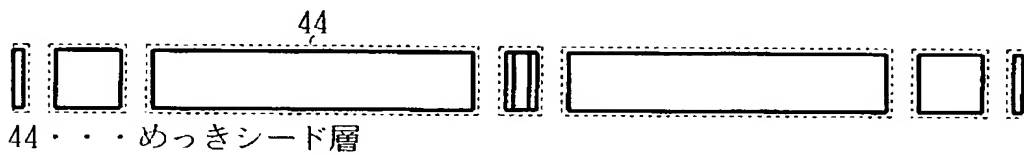
【図 5】



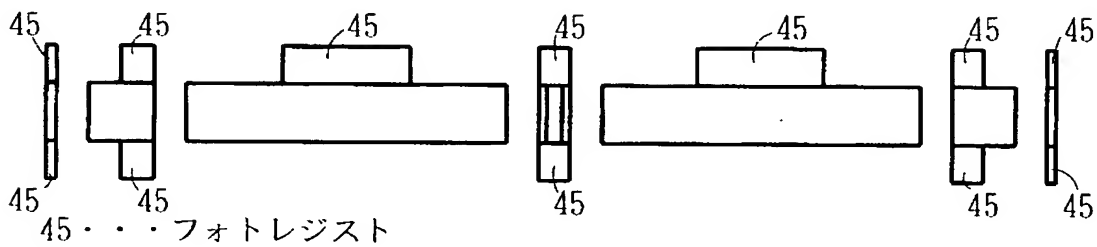
【図 6】



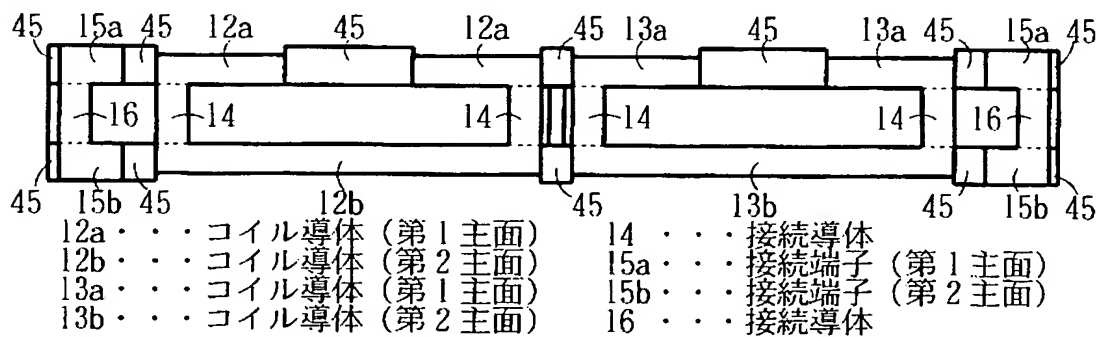
【図 7】



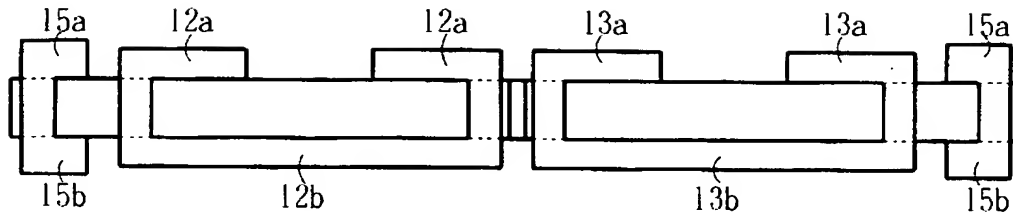
【図 8】



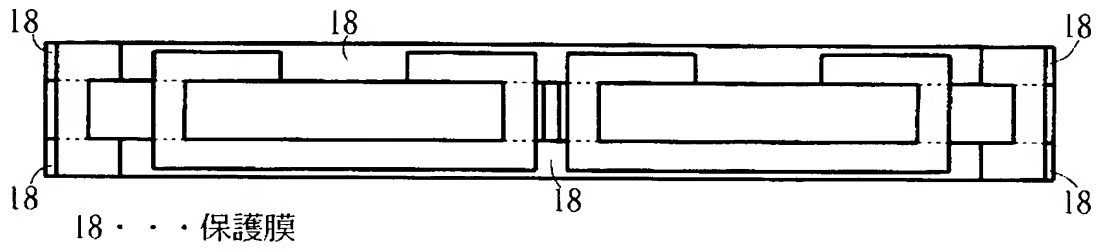
【図 9】



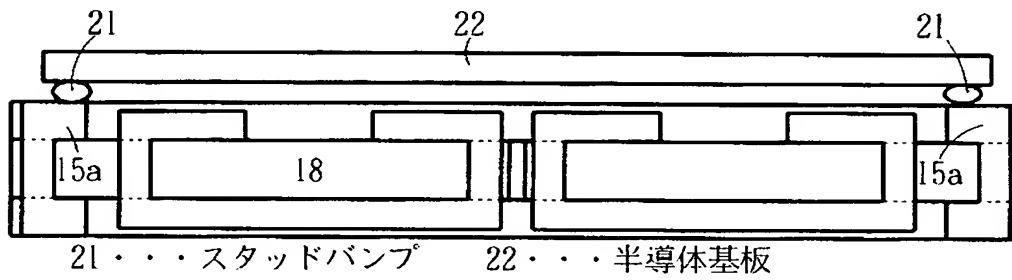
【図 10】



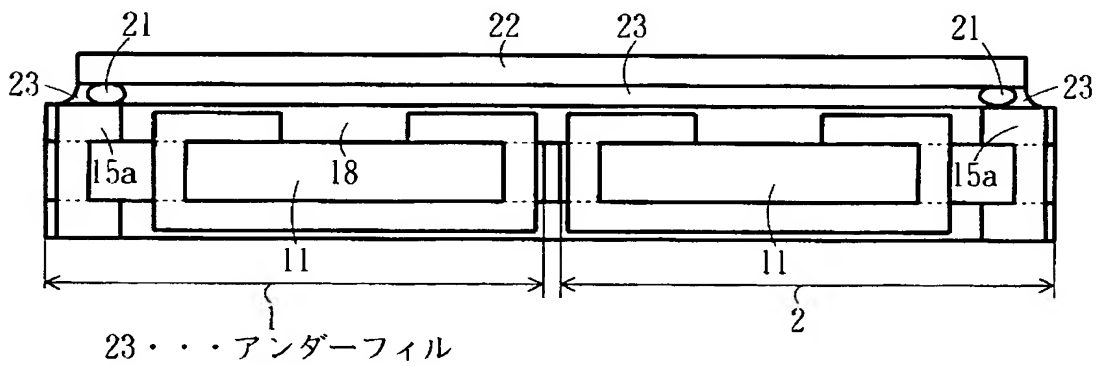
【図 11】



【図 12】

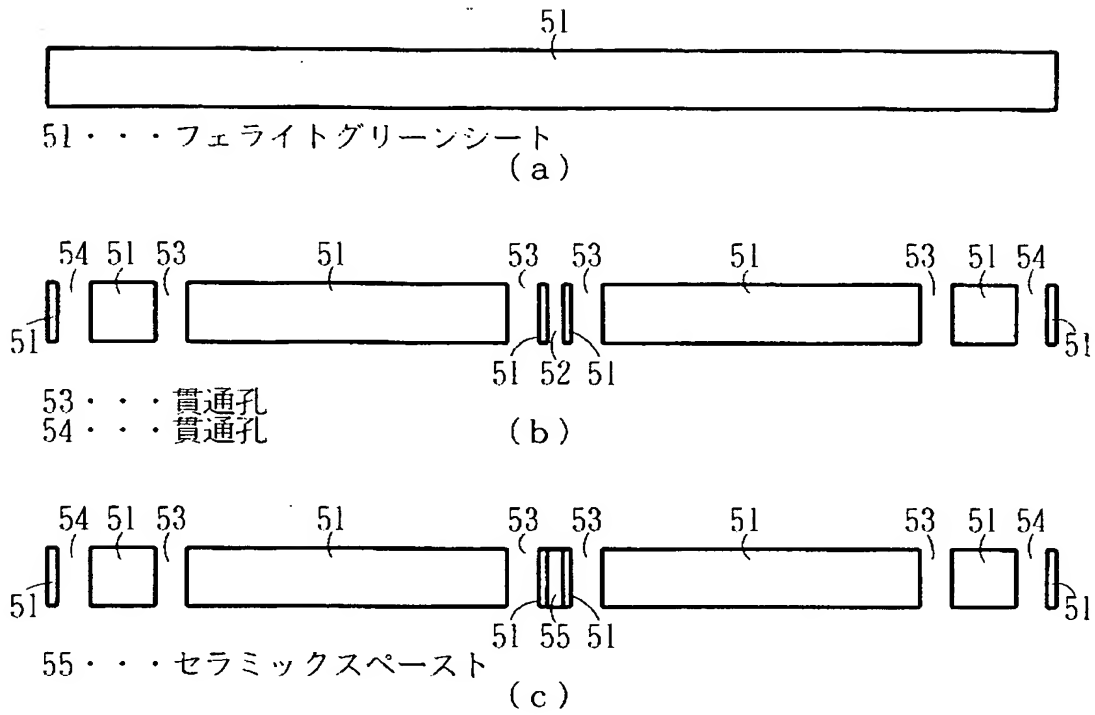


【図 13】

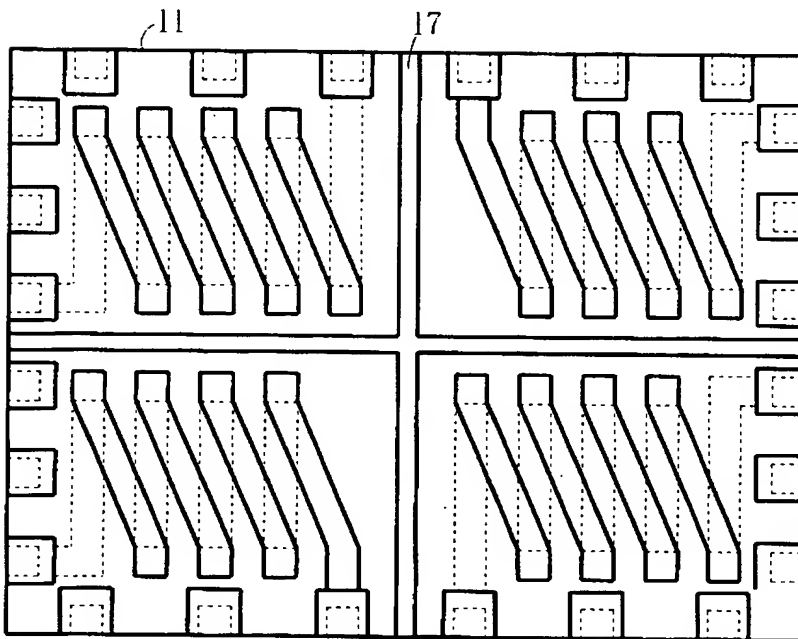




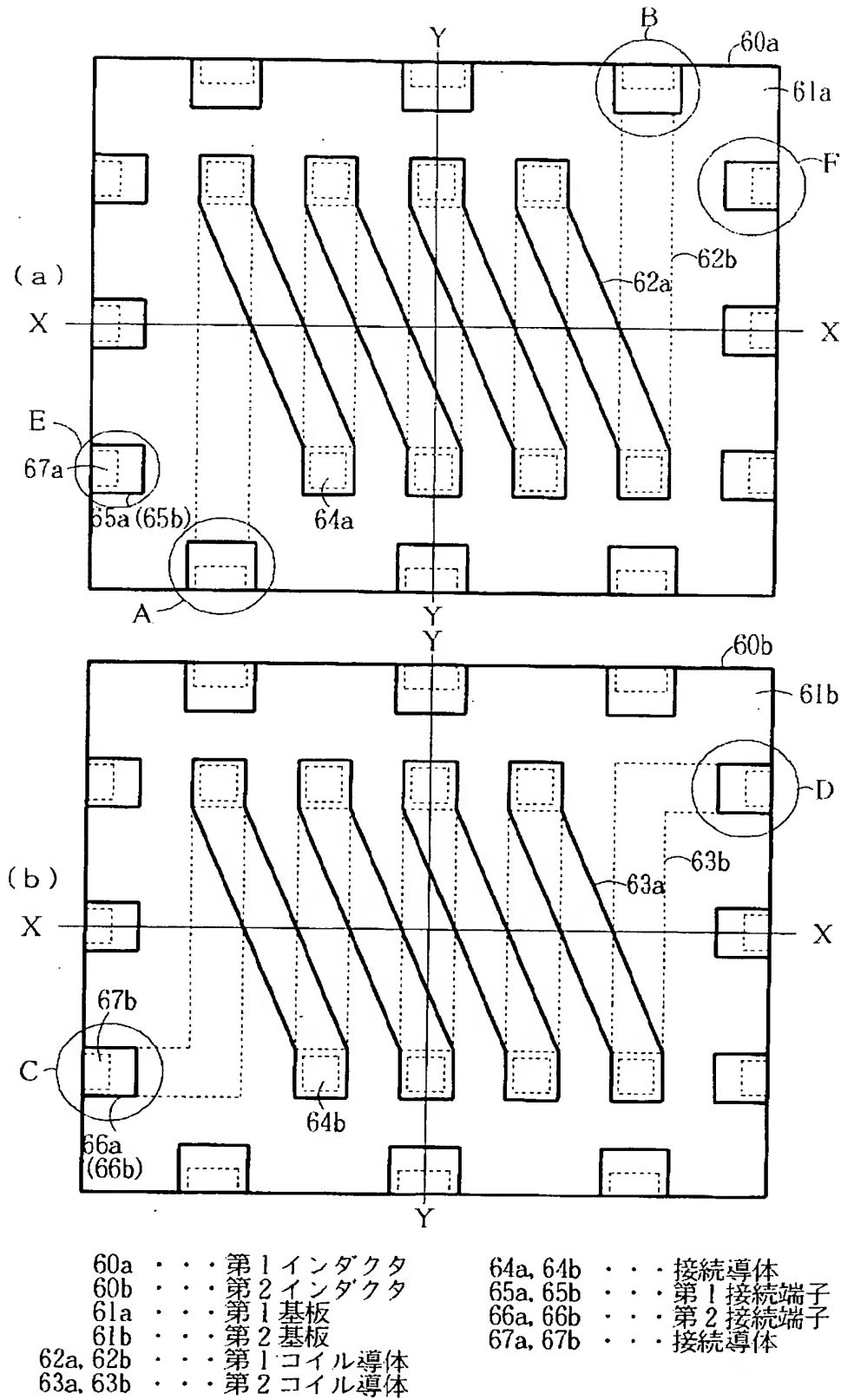
【図 14】



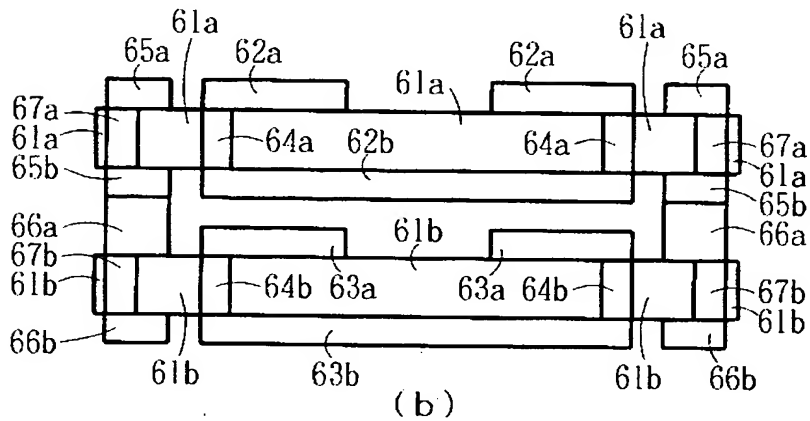
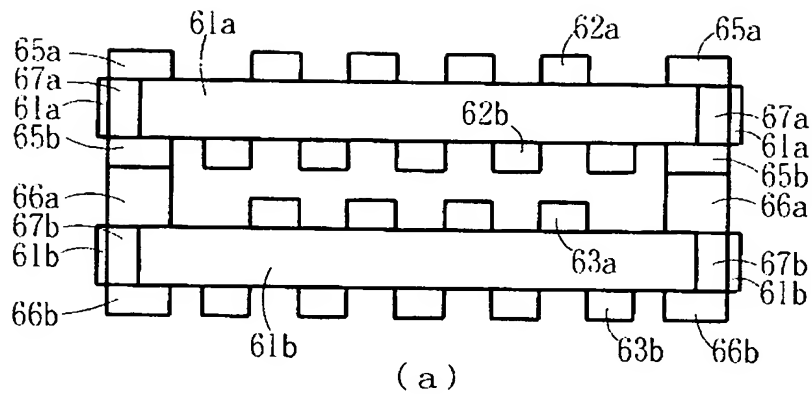
【図 15】



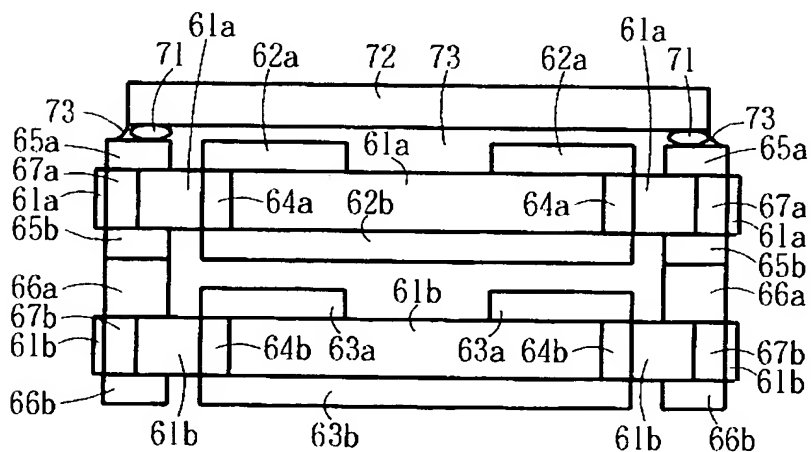
【図 16】



【図 17】

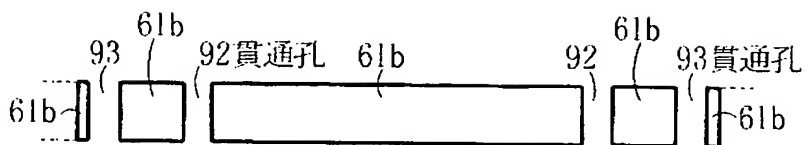


【図 18】

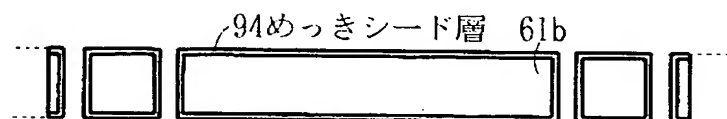


71・・・スタッドバンプ  
72・・・半導体基板  
73・・・アンダーフィル

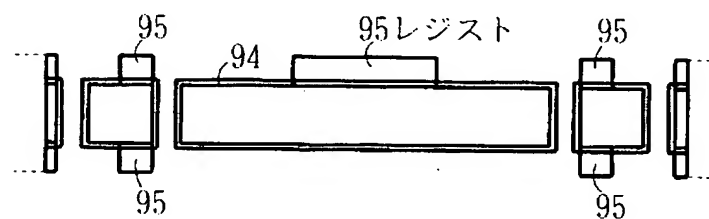
【図 1 9】



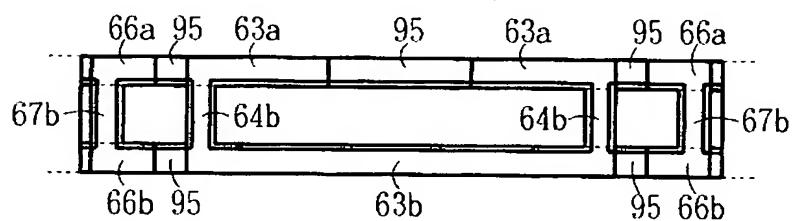
【図 2 0】



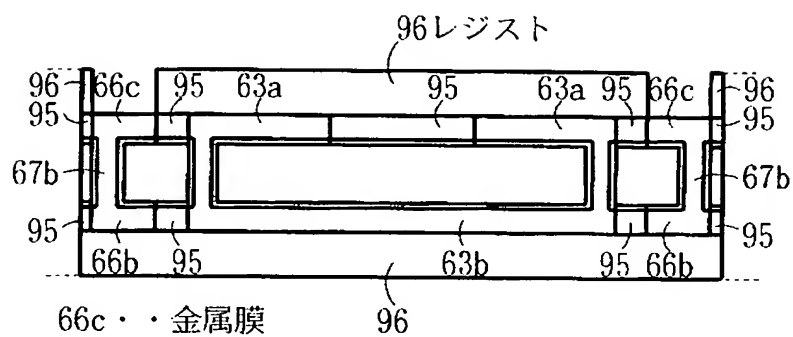
【図 2 1】



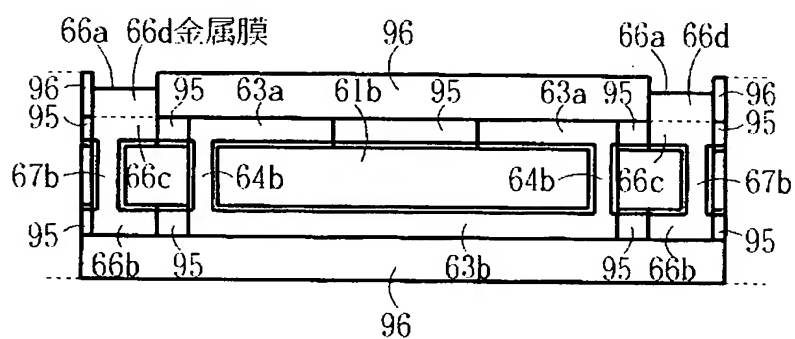
【図 2 2】



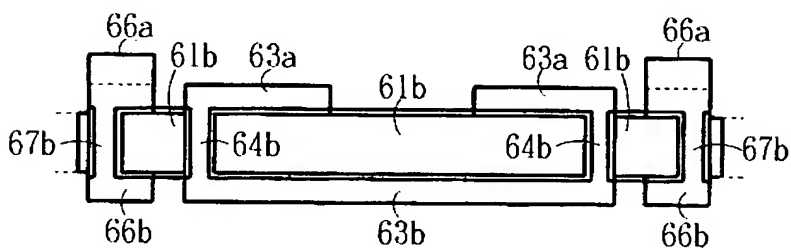
【図 2 3】



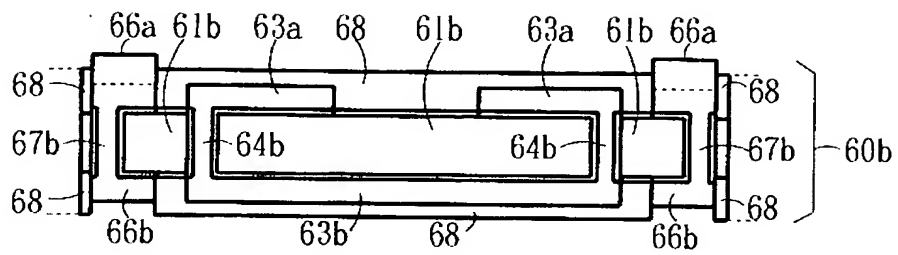
【図 2 4】



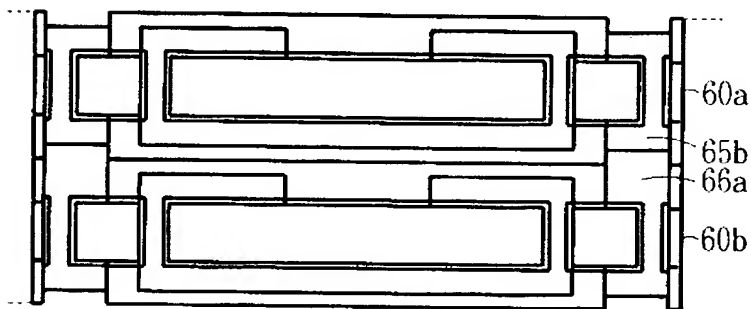
【図 25】



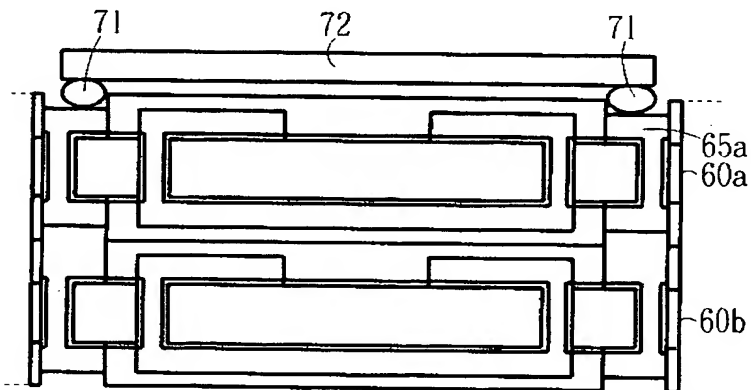
【図 26】



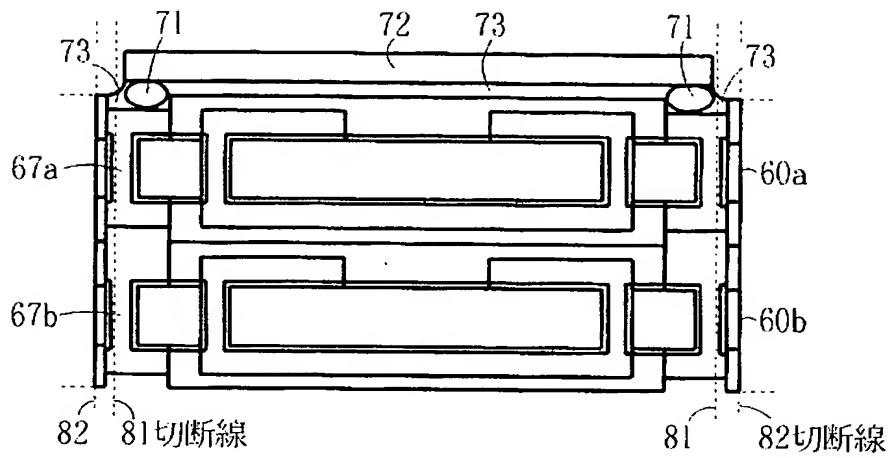
【図 27】



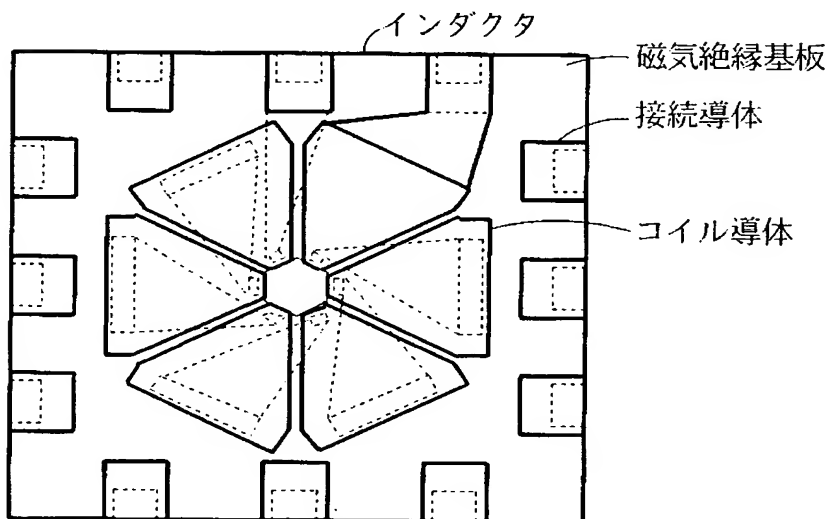
【図 28】



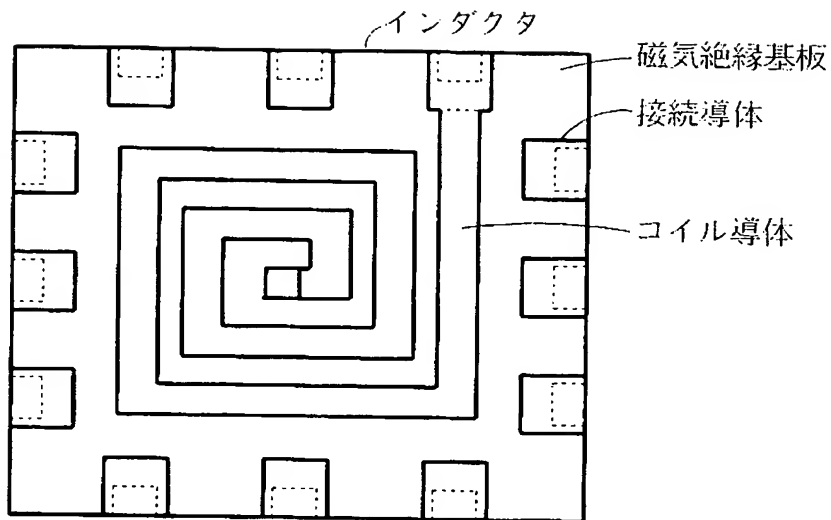
【図 29】



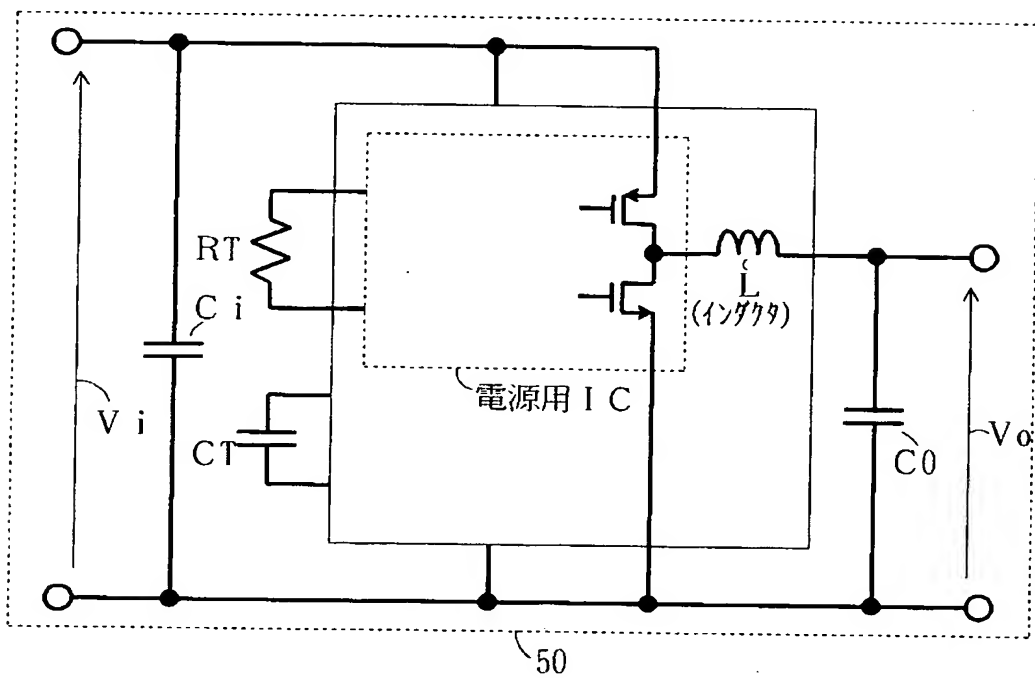
【図 30】



【図 3 1】



【図 3 2】





【書類名】 要約書

【要約】

【課題】 電圧出力が多出力であり、小型で薄型で実装面積が小さい、複数の出力系統を有する多出力超小型電力変換装置を提供すること。

【解決手段】 磁性絶縁基板 1 1 の第 1 主面にコイル導体 1 2 a、1 3 a が形成され、第 2 主面にコイル導体 1 2 b、1 3 b が形成され、第 2 主面に形成されるコイル導体 1 2 b、1 3 b の平面形状は直線状であり、貫通孔に形成された接続導体 1 4 を介して第 1 主面のコイル導体 1 2 a、1 3 a に電氣的に接続され、ソレノイド状コイルを有する 2 つのインダクタ 1、2 となる。これらのインダクタ 1、2 は互いに磁気分離層 1 7 で磁氣的に分離される。複数のインダクタを有することで多出力超小型電力変換装置とすることができる。

【選択図】 図 1

## 認定・付加情報

特許出願の番号	特願 2 0 0 3 - 1 4 7 1 0 7
受付番号	5 0 3 0 0 8 6 4 3 8 2
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 5 月 2 9 日

## &lt; 認定情報・付加情報 &gt;

## 【特許出願人】

【識別番号】	000005234
【住所又は居所】	神奈川県川崎市川崎区田辺新田 1 番 1 号
【氏名又は名称】	富士電機株式会社

## 【代理人】

申請人

【識別番号】	100088339
【住所又は居所】	東京都品川区大崎一丁目 1 1 番 2 号 富士テクノ サーベイ株式会社内
【氏名又は名称】	篠部 正治

次頁無

特願 2 0 0 3 - 1 4 7 1 0 7

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 2 3 4 ]

- |          |                        |
|----------|------------------------|
| 1. 変更年月日 | 1 9 9 0 年 9 月 5 日      |
| [変更理由]   | 新規登録                   |
| 住 所      | 神奈川県川崎市川崎区田辺新田 1 番 1 号 |
| 氏 名      | 富士電機株式会社               |
|          |                        |
| 2. 変更年月日 | 2 0 0 3 年 1 0 月 2 日    |
| [変更理由]   | 名称変更                   |
| 住 所      | 神奈川県川崎市川崎区田辺新田 1 番 1 号 |
| 氏 名      | 富士電機ホールディングス株式会社       |